

(19)日本国特許庁(J.P.)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-175103

(43)公開日 平成6年(1994)6月24日

(51)Int.Cl.	識別記号	庁内整理番号	F.I.	技術表示箇所
G 0 2 F 1/133	5 5 0	9228-2K		
1/133	5 0 0	9018-2K		
G 0 9 G 3/33		7319-5G		
H 0 1 L 29/78		9066-4M		
			H 0 1 L 29/78	3 1 1 A
			審査請求 未請求 請求項の数 2(全 7 頁)	

(21)出願番号 特願平4-330718

(22)出願日 平成4年(1992)12月10日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 下川 裕司

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(73)発明者 秋山 英美

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

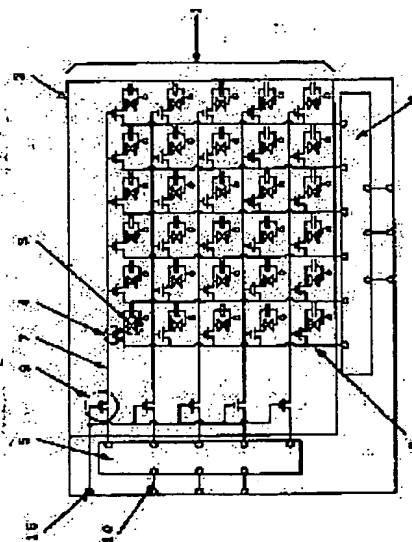
(74)代理人 弁理士 山本 秀策

(54)【発明の名称】 アクティブマトリクス表示装置

(57)【要約】

【目的】 駆動用素子の実装方式に拘らず、映像信号が“H”→“L”に立ち下がるタイミングで走査信号が受ける瞬時電圧降下の悪影響を駆動素子が受けることなく、表示品位および信頼性を格段に向上できるアクティブマトリクス表示装置を実現する。

【構成】 ゲートライン駆動用素子5とゲートライン7の間に遮断用薄膜トランジスタ9を設ける。ソースライン8に与えられる映像信号1:1の“H”→“L”への立ち下がりに同期して、遮断用薄膜トランジスタ9をOFFしてゲートライン駆動用素子5とゲートライン7の間を一時的に電気的に開放し、これにより走査信号に発生する瞬時電圧降下の悪影響をゲートライン駆動用素子5が受けないようにする。



【特許請求の範囲】

【請求項1】 基板上に、複数の走査線と複数の信号線が交差して形成され、各交差部に第1スイッチング素子が形成されると共に、該走査線を駆動する走査線駆動用素子および該信号線を駆動する信号線駆動用素子が形成されたアクティブマトリクス表示装置において、

該複数の走査線個々と該走査線駆動用素子との間に第2スイッチング素子をそれぞれ設け、該信号線に与えられる映像信号の立ち下がりに同期して該第2スイッチング素子を一時的にスイッチ開状態に設定するアクティブマトリクス表示装置、

【請求項2】 走査信号切換用の第3スイッチング素子および外部電源に接続された外部電源入力端子を有し、前記第2スイッチング素子がスイッチ開状態になっている場合に、前記第1スイッチング素子が十分にOFFするように、該第3スイッチング素子の入力端子に電源切換用制御信号を与える一方、該外部電源入力端子を介して該第1スイッチング素子にOFF用電圧を与える請求項1記載のアクティブマトリクス表示装置、

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば液晶を表示媒体として用い、走査線駆動用素子および信号線駆動用素子を基板表示部周辺に接続、あるいは内蔵したアクティブマトリクス表示装置に関し、特にこれらの駆動用素子を直接、表示基板パターン上に実装したCOG (Chip On Glass) 方式の表示装置に適したアクティブマトリクス表示装置に関する。

【0002】

【従来の技術】 図5はアクティブマトリクス表示装置を構成するアクティブマトリクス表示基板の一従来例を示す。ガラス基板からなり、左右方向に長い長方形の透明絶縁性基板2上には、走査線である複数のゲートライン7、7…と信号線である複数のソースライン8、8…とが互いに直交して配線されている。すなわち、ゲートライン7、7…は横方向に配線され、ソースライン8、8…は縦方向に配線されている。

【0003】 ゲートライン7とソースライン8で囲まれる各領域には像素3がマトリクス状に設けられている。また、ゲートライン7とソースライン8の交差部には、スイッチング素子として機能する薄膜トランジスタ(TFT) 4がそれぞれ配設されている。

【0004】 加えて、透明絶縁性基板2の長手方向(横方向)一端部には、ゲートライン駆動用素子(10ドライブ)5が幅方向(縦方向)に配設されており、ゲートライン駆動用素子5には各ゲートライン7、7…の一端部がそれぞれ接続されている。また、透明絶縁性基板2の幅方向一端部には、ソースライン駆動用素子6が長手方向に配設されており、ソースライン駆動用素子6には各ソースライン8、8…の一端部がそれぞれ接続され

ている。なお、ゲートライン駆動用素子5には複数の入力端子ライン10が接続されている。

【0005】 駆動用素子5、6は、ゲートライン7を縦方向に順次走査し、ソースライン8に映像信号を印加して1行ずつ書き込む方式にてこのアクティブマトリクス表示装置に表示動作を行わせる。

【0006】 なお、透明絶縁性基板2のゲートライン駆動用素子5およびソースライン駆動用素子6が配設された部分を除く部分が表示部1になっている。

【0007】

【発明が解決しようとする課題】 しかし、上記従来のアクティブマトリクス表示装置は、透明絶縁性基板2上に複数のゲートライン7と複数のソースライン8を直交して配線する構造をとるため、ゲートライン7に与えられる走査信号12(図6(b)参照)と、ソースライン8に与えられる映像信号11(図6(a)参照)がそのカップリング的ノイズとして互いに干渉したり、影響を及ぼし合うため、場合によっては、その駆動用素子5、6にまで重影響を与えるという欠点があった。

【0008】 ここで、液晶表示装置の場合は、ソースライン8に印加される映像信号11は、液晶劣化防止、高コントラスト化およびフリッカ低減のため、周波数が数10KHz、振幅が最大6〜10Vppの矩形波で交流駆動されるのが一般的である。また、ゲートライン7に印加される走査信号12についても、各像素3の薄膜トランジスタ4を短時間で十分にON、OFFさせる必要があるため、ON電圧とOFF電圧の差を、一般的には15〜30V程度に設定している。

【0009】 このような液晶表示装置において、走査信号12と映像信号11の相互影響の中で最も問題となるのは、映像信号11が“H” (=ハイレベル) → “L” (=ローレベル) に立ち下るタイミングで走査信号12が受ける瞬時電圧降下15(図6(b)参照)であり、その値は1〜3V程度となる。

【0010】 そして、この瞬時電圧降下15はゲートライン7を通してゲートライン駆動用素子5にまで伝達されるため、ゲートライン駆動用素子5の出力信号のみならず、図6(c)に示すようにゲートライン駆動用素子5内の各種信号14にまで瞬時電圧降下15をもたらす。このような瞬時電圧変動が発生すると、ゲートライン駆動用素子5の誤動作を引き起こしたり、耐圧オーバーによる素子破壊の原因になる。

【0011】 特に、微小ピッチ接続、低コストおよび高信頼性接続を実現するため、ゲートライン駆動用素子5およびソースライン駆動用素子6を直接透明絶縁性基板2、すなわち表示基板に実装するCOG方式の表示装置においては、ゲートライン駆動用素子5の入力端子ライン10にも接続抵抗と、表示基板パターン配線抵抗等とをプラスした抵抗が加わることになるため、瞬時電圧降下15は更に大きく2〜6V程度にまで及び、深刻な問

題となる。

【0012】以上の理由により、従来のアクティブマトリクス表示装置においては、表示品位および信頼性の向上を図る上で限界があり、特にCOG接続方式のアクティブマトリクス表示装置においては大きな問題になっていた。

【0013】本発明はこのような従来技術の問題点を解決するものであり、駆動用素子の実装方式に拘らず、映像信号が“H”→“L”に立ち下がるタイミングで走査信号が受ける瞬時電圧降下の悪影響を駆動素子が受けることができ、表示品位および信頼性を格段に向上できるアクティブマトリクス表示装置を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明のアクティブマトリクス表示装置は、基板上に、複数の走査線と複数の信号線が交差して形成され、各交差部に第1スイッチング素子が形成されると共に、該走査線を駆動する走査線駆動用素子および該信号線を駆動する信号線駆動用素子が形成されたアクティブマトリクス表示装置において、該複数の走査線個々と該走査線駆動用素子との間に第2スイッチング素子をそれぞれ設け、該信号線に与えられる映像信号の立ち下がりに同期して該第2スイッチング素子を一時的にスイッチ開状態に設定するようにしており、そのことにより上記目的が達成される。

【0015】好ましくは、走査信号切換用の第3スイッチング素子および外部電源に接続された外部電源入力端子を有し、前記第2スイッチング素子がスイッチ開状態になっている場合に、前記第1スイッチング素子が十分にOFFするように、該第3スイッチング素子の入力端子に電源切換制御信号を与える一方、該外部電源入力端子を介して該第1スイッチング素子にOFF用電圧を与える。

【0016】

【作用】上記のように複数の走査線個々と該走査線駆動用素子との間に第2スイッチング素子をそれぞれ設け、該信号線に与えられる映像信号の立ち下がりに同期してこの第2スイッチング素子を一時的にスイッチ開状態に設定すると、走査線と走査線駆動用素子との間が一時的に電氣的に切り離されるので、映像信号の“H”→“L”への立ち下がりによる瞬時電圧降下が走査線駆動用素子に伝達されることがない。

【0017】この結果、走査線駆動用素子内の各種信号は安定状態を維持できる。従って、走査線駆動用素子の誤動作、耐圧オーバーによる素子破壊を防止できる。

【0018】また、瞬時電圧降下に起因する瞬時電圧変動がなくなるので、走査線駆動用素子の耐圧範囲内で第1スイッチング素子のON/OFF電圧差を大きくとれ、表示品位を向上できる。

【0019】また、走査線と走査線駆動用素子が切り離

されている間、走査線の電位が不安定になり、第1スイッチング素子が十分にOFFされないおそれがあるが、上記のように第3スイッチング素子の入力端子に電源切換制御信号を与える一方、外部電源入力端子を介して第1スイッチング素子にOFF用電圧を与える構成によれば、第1スイッチング素子を十分にOFFできるので、かかる問題を容易に解消できる。

【0020】

【実施例】以下に本発明の実施例を示す。

【0021】（実施例1）図1および図2は本発明アクティブマトリクス表示装置の実施例1を示す。ガラス基板からなり、左右方向に長い長方形の透明絶縁性基板2上には、走査線である複数のゲートライン7、7…と信号線である複数のソースライン8、8…とが互いに直交して配線されている。すなわち、ゲートライン7、7…は横方向に配線され、ソースライン8、8…は縦方向に配線されている。

【0022】ゲートライン7とソースライン8で囲まれる各領域には像素3がマトリクス状に設けられている。また、ゲートライン7とソースライン8の交差部には、スイッチング素子として機能する遮断用薄膜トランジスタ4がそれぞれ配設されている。

【0023】加えて、透明絶縁性基板2の長手方向一端部には、ゲートライン駆動用素子5が横方向に配設されており、ゲートライン駆動用素子5には各ゲートライン7、7…の一端部がそれぞれ接続されている。また、透明絶縁性基板2の幅方向一端部には、ソースライン駆動用素子6が長手方向に配設されており、ソースライン駆動用素子6には各ソースライン8、8…の一端部がそれぞれ接続されている。なお、ゲートライン駆動用素子5およびソースライン駆動用素子6は、具体的にはCOG接続で透明絶縁性基板パターン上に設けられている。また、ゲートライン駆動用素子5には複数の入力端子ライン10が接続されている。

【0024】駆動用素子5、6は、ゲートライン7を縦方向に順次走査し、ソースライン8に映像信号を印加して1行ずつ書き込む方式にてこのアクティブマトリクス表示装置に表示動作を行わせる。

【0025】なお、透明絶縁性基板2のゲートライン駆動用素子5およびソースライン駆動用素子6が配設された部分を除く部分が表示部1になっている。

【0026】加えて、ゲートライン駆動用素子5と各ゲートライン7、7…の間には、両者の間を開放、接続するスイッチング素子として機能する遮断用薄膜トランジスタ9、9…がそれぞれ設けられている。遮断用薄膜トランジスタ9のゲート電極には、透明絶縁性基板2上の前記入力端子ライン10から一端側に少し離れた位置に形成された遮断信号入力端子16が接続されており、この遮断信号入力端子16を介して外部の制御回路より遮断用のコントロール信号13が入力されるようになって

いる。

【0027】図2(a)、(b)、(c)は、ソースライン8に供給される映像信号1-1、ゲートライン7に与えられる走査信号1-2、遮断用薄膜トランジスタ9の遮断信号入力端子1-6に与えられる遮断用のコントロール信号1-3の信号波形をそれぞれ示しており、また、図2(d)はゲートライン駆動用素子5内の各種信号の信号波形を示す。

【0028】ここで、上記の遮断用薄膜トランジスタ9は、ソースライン8に供給される映像信号1-1の“H”→“L”への立ち下がりに起因する瞬時電圧降下1-5の悪影響がゲートライン駆動用素子5に及ぶのを防止するために設けられる。以下にその詳細を図2に従って説明する。

【0029】図2(a)、(c)に示すように、本実施例1では映像信号1-1の“H”→“L”への立ち下がりに同期させて、その瞬間だけ一時的に遮断用薄膜トランジスタ9の遮断信号入力端子1-6に図示する波形のコントロール信号1-3を与える。このコントロール信号1-3が与えられると、その間、遮断用薄膜トランジスタ9がOFFし、ゲートライン7とゲートライン駆動用素子5の間が開放。すなわちゲートライン7とゲートライン駆動用素子5間が一時的に電氣的に切り離された状態になる。

【0030】ここで、映像信号1-1が“H”→“L”へ立ち下がるタイミングでは、図2(b)に示すように走査信号1-2には、走査信号1-2と映像信号1-1とのカップリングのノイズに起因する瞬時電圧降下1-5が発生している。

【0031】しかるに、本実施例1では、映像信号1-1の“H”→“L”への立ち下がりに同期してゲートライン7とゲートライン駆動用素子5との間が一時的に電氣的に切り離されているので、瞬時電圧降下1-5の悪影響がゲートライン駆動用素子5に及ぶことがない。この結果、図2(d)に示すように、ゲートライン駆動用素子5内の各種信号1-4は瞬時電圧降下1-5の悪影響を受けることなく安定した状態、すなわち変動を生じない状態にある。

【0032】なお、映像信号1-1の立ち下がりタイミング以外の時点では、遮断用薄膜トランジスタ9がONし、ゲートライン駆動用素子5とゲートライン7の間は接続状態にある。

【0033】従って、本実施例1によれば、ゲートライン駆動用素子5が誤動作を生じず、また耐圧オーバーによる素子破壊が発生することがない。更には、瞬時電圧変動がなく、ゲートライン駆動用素子5の耐圧範囲内で薄膜トランジスタ4のON/OFF電圧差を大きくとれるので、表示品位面で余裕ができ、その分表示品位の向上が容易に図れる。

【0034】加えて、ゲートライン駆動用素子5の入力

端子ライン10に接続抵抗と表示基板パターン配線抵抗等とをプラスした抵抗が加わり、瞬時電圧変動が拡大されるC-O-G接続のアクティブマトリクス表示装置においては、そのゲートライン駆動用素子5の動作、表示品位に対する抵抗スเปックにも余裕ができるので、C-O-G接続方式のアクティブマトリクス表示装置が有する本来の長所である、微小ピッチ、低コスト、高信頼性接続を享受できる。

【0035】(実施例2) 図3および図4は本発明アクティブマトリクス表示装置の実施例2を示す。この実施例2では、上記の遮断用薄膜トランジスタ9によりゲートライン駆動用素子5とゲートライン7との間が開放されている場合に、ゲートライン7の電位が不安定になった薄膜トランジスタ4が十分にOFFしない事態を防止する構成をとる。以下にその構成を説明する。但し、大部分の構成は実施例1と同様であるので、対応する部分は同一の番号を付して説明を省略し、以下異なる部分についてのみ説明する。

【0036】透明絶縁性基板2上には、各遮断用薄膜トランジスタ9、9…に隣接してゲートライン信号の切換用薄膜トランジスタ17、17…が設けられている。各切換用薄膜トランジスタ17のゲート電極は、透明絶縁性基板2上の前記遮断信号入力端子1-6に隣接する部分に設けられたコントロール信号入力端子1-9に接続されており、外部回路よりコントロール信号入力端子1-9を介して電圧切り換え用コントロール信号2-0(図4(e)、参照)が入力されるようになっている。

【0037】また、各切換用薄膜トランジスタ17のソース側は薄膜トランジスタ4に接続され、ドレイン側は外部電源入力端子1-8に接続されている。この外部電源入力端子1-8は前記入力端子ライン1-10の他端側に少し離れた位置に形成されており、外部電源より外部電源入力端子1-8を介して電圧切り換え用コントロール信号2-0が入力されるようになっている。

【0038】上記の構成において、切換用薄膜トランジスタ17のゲート電極には、図4に示すタイミング、すなわち映像信号1-1が“H”→“L”に立ち下がり、かつ遮断用薄膜トランジスタ9に遮断用のコントロール信号1-4が入力される時点で与えられる。そして、この時、外部電源入力端子1-8、切換用薄膜トランジスタ17を介して薄膜トランジスタ4にOFF用電圧が与えられる。

【0039】従って、本実施例2によれば、遮断用薄膜トランジスタ9によりゲートライン駆動用素子5とゲートライン7との間が開放されている場合に、薄膜トランジスタ4に十分なOFF電圧が供給されるので、ゲートライン7の電位が不安定になって薄膜トランジスタ4が十分にOFFしない事態を確実に防止できる。

【0040】以上の各実施例では、本発明をC-O-G接続方式のアクティブマトリクス表示装置に適用する場合に

ついて説明したが、TAB (Tape Automated Bonding) 駆動素子をCOF (Chip On Film) 実装する場合、或はガラス基板上に駆動素子を形成する場合においても本発明は適用できる。

【0041】また、本発明で用いる薄膜トランジスタとしては、アモルファスシリコン、ポリシリコン、Te等を半導体材料として用いた、絶縁ゲート電界効果型トランジスタが一般的である。

【0042】更には、本発明アクティブマトリクス表示装置は白黒表示の液晶表示装置のみでなく、カラーフィルタを用いたカラー液晶表示装置にも適用できることはもちろんである。

【0043】

【発明の効果】請求項1記載のアクティブマトリクス表示装置によれば、走査線と走査線駆動用素子との間を映像信号の“H”→“L”への立ち下りに同期させて、その瞬時だけ一時的に開放する構成をとるので、駆動用素子の実装方式の種類に拘らず、映像信号の振幅による走査信号の瞬時電圧降下の悪影響を走査線駆動用素子が受けることがない。

【0044】この結果、走査線駆動用素子内の各種信号は安定状態を維持できるので、走査線駆動用素子の誤動作、高圧オーバーによる素子破壊を確実に防止できる。また、瞬時電圧降下に起因する瞬時電圧変動がなくなるので、走査線駆動用素子の耐圧範囲内で第1スイッチング素子のON/OFF電圧差を大きくとれる。

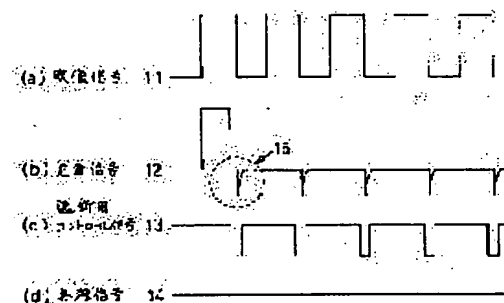
【0045】従って、高品位、高信頼性のアクティブマトリクス表示装置を実現できる効果がある。

【0046】また、特に請求項2記載のアクティブマトリクス表示装置によれば、走査線と走査線駆動用素子との間が開放されている時に、走査線の電位が不安定になって第1スイッチング素子が十分にOFFしない事態を確実に防止できるので、信頼性をより一層向上できる効果がある。

【図面の簡単な説明】

【図1】本発明アクティブマトリクス表示装置の実施例

【図2】



を示す回路図。

【図2】実施例1のアクティブマトリクス表示装置における各種信号のON/OFFタイミングを示すタイミングチャート。

【図3】本発明アクティブマトリクス表示装置の実施例2を示す回路図。

【図4】実施例2のアクティブマトリクス表示装置における各種信号のON/OFFタイミングを示すタイミングチャート。

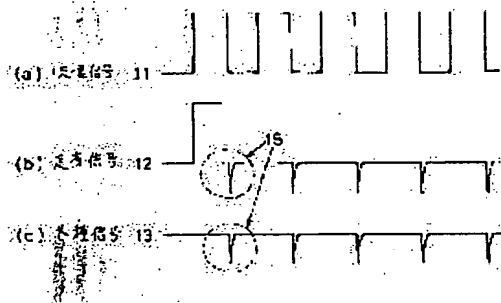
【図5】従来のアクティブマトリクス表示装置を示す回路図。

【図6】従来のアクティブマトリクス表示装置における各種信号のON/OFFタイミングを示すタイミングチャート。

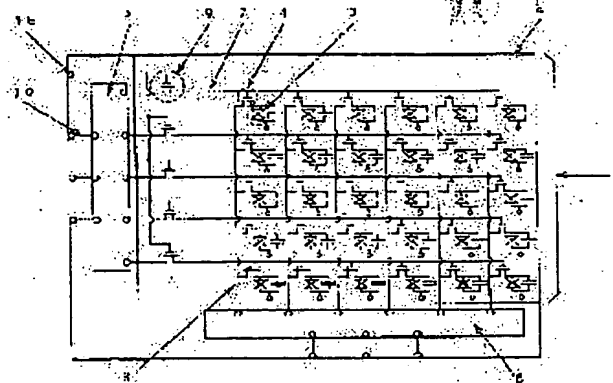
【符号の説明】

- 1 表示部
- 2 透明絶縁性基板
- 3 絵素
- 4 薄膜トランジスタ
- 5 ゲートライン駆動用素子
- 6 ソースライン駆動用素子
- 7 ゲートライン
- 8 ソースライン
- 9 遮断用薄膜トランジスタ
- 10 ゲートライン駆動用素子の入力端子ライン
- 11 映像信号
- 12 走査信号
- 13 遮断用のコントロール信号
- 14 ゲートライン駆動用素子内の各種信号
- 15 瞬時電圧降下
- 16 遮断信号入力端子
- 17 切り換え用薄膜トランジスタ
- 18 外部電源入力端子
- 19 切り換え信号入力端子
- 20 切り換え用のコントロール信号

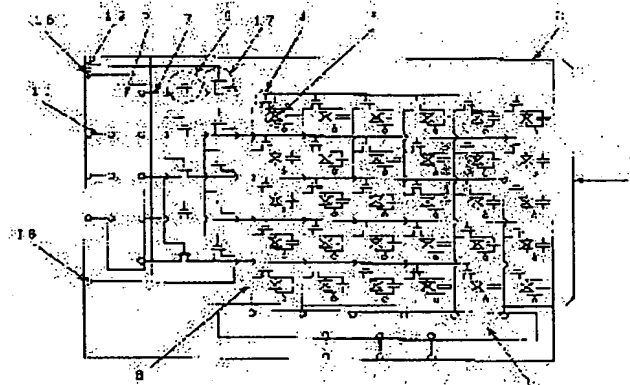
【図6】



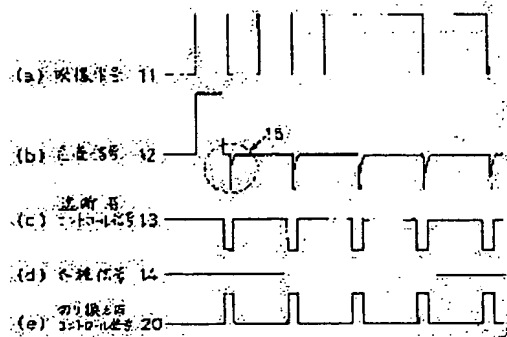
【図 1】



【図 3】



【図 4】



[圖5]

